

⑫ 公開特許公報(A)

昭60-157305

⑬ Int. Cl.⁴H 03 C 3/38
H 03 F 1/32

識別記号

庁内整理番号

7402-5J
6932-5J

⑭ 公開 昭和60年(1985)8月17日

審査請求 未請求 発明の数 2 (全6頁)

⑮ 発明の名称 歪を減少させる方法及び装置

⑯ 特 願 昭59-268760

⑰ 出 願 昭59(1984)12月21日

優先権主張 ⑱ 1983年12月23日 ⑲ 米国(US) ⑳ 565185

㉑ 発 明 者 ドナルド リチャード
グリーン, ジュニヤアメリカ合衆国 01845 マサチューセッツ, エセツク
ス, ノース アンドーヴアー, アパートメント 12, フア
ーンヴュー アヴェニュー 21㉒ 発 明 者 ジェームス プライス
モファットアメリカ合衆国 03079 ニューハンプシャー, ロツキン
ガム, サレム, ウッドバリー ストリート 14㉓ 出 願 人 アメリカン テレフォ
ン アンド テレグラ
フ カムパニーアメリカ合衆国・10022 ニューヨーク, ニューヨーク,
マディソン アヴェニュー 550

㉔ 代 理 人 弁理士 岡部 正夫 外3名

明 細 書

1. 発明の名称

歪を減少させる方法及び装置

2. 特許請求の範囲

1. 入力信号において、増幅器が振幅変調一位相変調変換として知られる歪を発生する通信システムに用いられる装置であつて、該信号を受信するための、ゲート、ソース及びドレイン端子を有する少くとも1つの GaAs 電界効果トランジスタと;

該信号において該トランジスタが、該信号において該増幅器によつて発生されたと反対の代数符号を有する振幅変調一位相変調変換を生ずるよう該端子をバイアスする手段とを含む通信システムに用いられる装置。

2. 特許請求の範囲第1項記載の装置において、

該トランジスタの各々は短絡ドレイン電流を有し、該バイアス手段は該短絡ドレ

イン電流の75%以下かつ10%以上のDCドレイン電流を形成する通信システムに用いられる装置。

3. 特許請求の範囲第2項記載の装置において、

該バイアス手段は該トランジスタの各々がA級動作をするようにバイアスする通信システムに用いられる装置。

4. 特許請求の範囲第3項記載の装置において、

さらに減衰器を含む通信システムに用いられる装置。

5. 特許請求の範囲第4項記載の装置において、

該減衰器は該トランジスタと交互にカスケード接続されている通信システムに用いられる装置。

6. 特許請求の範囲第5項記載の装置において、

該減衰器の各々は該トランジスタのうち

すぐ後に続くトランジスタの駆動レベルを小さくして振幅変調-振幅変調変換として知られる歪の発生を最小化する通信システムに用いられる装置。

7. 増幅器を介して結合される信号において振幅変調-位相変調変換として知られる歪を減少させる方法であつて、

該信号を、ゲート、ソース及びドレイン端子を有する少くとも1つのGaAs電界効果トランジスタに結合する工程と；

該トランジスタが該信号において該増幅器によつて生じたのと反対の代数符号を有する振幅変調-位相変調変換を発生するように該端子をバイアスする工程とを含む歪を減少させる方法。

8. 特許請求の範囲第7項記載の方法において、

該トランジスタの各々は短絡ドレイン電流を有し、該バイアス手段は該短絡ドレイン電流の75%以下かつ10%以上のDC

ドレイン電流を形成する歪を減少させる方法。

9. 特許請求の範囲第8項記載の方法において、

各トランジスタはA級動作をするようにバイアスされる歪を減少させる方法。

10. 特許請求の範囲第9項記載の方法において、

さらに該信号を減衰器を介して結合する工程を含む歪を減少させる方法。

11. 特許請求の範囲第10項記載の方法において、

該減衰器は該トランジスタと交互にカスケード接続されている歪を減少させる方法。

12. 特許請求の範囲第11項記載の方法において、

該減衰器の各々は該トランジスタのうちすぐ後に続くトランジスタの駆動レベルを下げて振幅変調-振幅変調変換として知られる歪の発生を最小化する歪を減少させる

方法。

3. 発明の詳細な説明

技術分野

本発明はマイクロ波増幅器のための歪補償に関し、さらに詳しくはそのような増幅器によつて行なわれる振幅変調-位相変調変換の補償をする技術に関する。

発明の背景

マイクロ波増幅器、例えばソリッド・ステート電力増幅器や進行波管増幅器はアナログまたはデジタル・データの送信のための通信システムに広く用いられている。このような増幅器に本質的な問題はこれらが非線型増幅及び位相転換特性を示すことである。これらの歪は信頼性の高い、スペクトル効率の良いデータ送信には主要な障害となる。

現在の多くの通信システムにおけるような変調された振幅を有する増幅器入力信号については、非線型歪は振幅変調-振幅変調(AM/AM)変換及び振幅変調-位相変調(AM/PM)

変換に分類される。AM/AM変換は増幅器の入力と出力における振幅の関係に關してあり、入力あるいは出力信号電力の変化に対するゲインの変化として定義することができる。一方AM/PM変換は増幅器の振幅及び位相特性に關してあり、入力あるいは出力信号電力の変化に対する出力信号位相の変化として定義することができる。

AM/AM変換は増幅器の電力取扱容量の関数であり、一般に出力電力が飽和値よりもかなり低くなるように増幅器の駆動レベルを減らすことによつて少くすることができる。この一般に用いられる技術は「増幅器バックオフ(back-off)」として知られている。不幸にもこの技術ではAM/PM変換を適切に除去できないことがしばしばある。従つて多くのシステム応用において、AM/PM変換はマイクロ波増幅器によつて生じる非線型歪の主要部分を占めることになる。

マイクロ波増幅器によつて生じる非線型歪

を補償するための多くの先行技術（例えばプッツ（Putz）の米国特許 3,755,754 号及びサトウ（Satoh）の米国特許 4,283,684 号を参照のこと）が、歪補正信号を発生するために信号分割器、増幅器、移相器及び信号結合器に用いられて来た。この補正信号はその後マイクロ波増幅器入力信号に加えられる。この技術の欠点は、集積回路技術にはしばしば適用できずそのため回路をソリッドステート電力増幅器基板上に集積することができないことである。結果として、得られた歪補償は増幅器動作温度の変化とともに増幅器転換特性の変換に対して正確に追従できない。さらに先行技術の回路は実施するには複雑で高価である。

発明の概要

本発明による歪補償回路は 1 つあるいはそれ以上のガリウムヒ素（GaAs）電界効果トランジスタ（FET）を含んでおり、このトランジスタはマイクロ波電力増幅器によつて

GaAs FET マイクロ波電力増幅器 150 の入力信号路に配置されている。このような電力増幅器は典型的にはマイクロ波通信システムの送信器内に設けられる。入力端子 101 に供給される RF 信号は少なくとも 100 KHz の変調周波数で振幅変調された搬送信号である。説明のために増幅器 150 は、AM/PM 変換を行なう GaAs FET 電力増幅器とする。つまり、増幅器 150 の出力における RF 信号は増幅器 150 の入力における RF 信号に対して、入力あるいは出力電力の関数として、位相シフトされる。さらにこの AM/PM 変換は、増幅器入力信号に対する増幅器出力信号の位相シフトの方向に依存する関連した代数符号を有する。この AM/PM 変換を少なくするため、歪補償回路 10 は、増幅器 150 によつて行なわれる AM/PM 変換に対して反対の代数符号を持つ AM/PM 変換を増幅器 150 の入力信号に行なう。この代数符号の反転は DC ゲートソース間バイアス電圧 V_{GS} を選択する

生じる AM/PM 変換と反対の代数符号を有する AM/PM 変換を発生する。この代数符号の反転は各 FET における最大または短絡ドレイン電流の 75% より少ないドレイン電流の平均または DC 成分を形成することで達成される。開示した実施例においては、歪補償回路はマイクロ波電力増幅器によつて生じる AM/PM 変換に実質的に等しくかつ反対である AM/PM 変換を生み出すカスケード状 GaAs FET を含む。飽和及び AM/AM 変換が不適当に発生するのを防ぐため FET の間には減衰器を配設することができる。

本発明の特徴は、GaAs FET 電力増幅器に組み入れることができそのため電力増幅器の動作温度の変化に追従する歪補償を与えることである。

実施例の説明

第 1 図に示されるように、歪補償回路 10 は実質的に同一でカスケードに配設された GaAs FET 段 100, 116 及び 117 を含み、

ことで行なわれる。 V_{GS} は段 100, 116 及び 117 における GaAs FET の DC ドレイン電流を決定する。同時に、DC ドレインソース間バイアス電圧 V_{DS} は GaAs FET の共通ソース I-V 特性での飽和電流領域において相対的に一定に保たれる。さらに、回路 10 は段 100, 116 及び 117 を含んでいるが、この段数は回路 10 によつて行なわれる AM/PM の大きさが増幅器 150 によつて行なわれる AM/PM 変換に実質的に等しくなるように変えることができる。最後に、1 つ以上の GaAs FET 段が用いられる場合は、RF 減衰器 130 を段間に配設すると都合が良い。各 RF 減衰器は、歪補償回路 10 によつて行なわれる AM/AM 変換の発生を実質的に抑えるために、すぐ後に続く GaAs FET の駆動レベルを小さくする。

GaAs FET によつて行なわれる AM/PM 変換の代数符号とドレイン電流の DC 成分との関係を理解するために第 2 図を参照しよう。

曲線 201, 202 及び 203 はそれぞれ、60、70 及び 100 mA のドレイン電流についての出力信号電力の関数として、位相シフトを入力信号に関する GaAs FET 出力信号の角度で示したものである。これらの曲線を生じるために用いられた RF 入力信号は 1 MHz の変調周波数におけるある平均電力レベルについて振幅変調された ± 1 dB の信号である 6 GHz の搬送波であつた。GaAs FET の最大短絡ドレイン電流は 100 mA であつたから、曲線 203 は例えば増幅器 150 のような GaAs FET 電力増幅器によつて与えられる位相シフトを表わしている。出力電力に関係なく GaAs FET によつて与えられる位相シフトは一方方向であり、負の角度の単位で表わされることに注意されたい。それと比べると、60 mA のドレイン電流については、12.5 dBm より大きい出力電力に対して与えられる位相シフトは 100 mA のそれとは反対の方向にある。100 mA に関する位相シフトの代数

符号の反転は、出力電力レベルが 12.5 と 18 dBm との間にある場合には 75 mA のドレイン電流についても生じる。

曲線 204, 205 及び 206 はそれぞれ 100、75、及び 60 mA についての出力信号電力の関数としてゲインの変化を表わしたものである。これらの曲線は出力電力レベルのある範囲にわたつて実質的に一定のゲインが存在することを示しているので、増幅器 150 の GaAs FET と回路 10 の GaAs FET は、AM/AM 変換の発生を最小化するために、これら一定ゲインの範囲内で容易に動作され得る。

第 1 図にもどると、歪補償回路 10 はカスケード接続されたいくつかの GaAs FET を含み、これらの各々は関連したバイアス回路を有している。各 FET 115 はドレイン電流 I_D の DC 成分と共に A 級動作をするようバイアスされており、 I_D は最大または短絡ドレイン電流の 10% 以上 75% 以下に選択さ

れる。この割合の上限により、各 FET によつて行なわれる AM/PM 変換の代数符号が電力増幅器 150 によつて行なわれる AM/PM 変換のそれと反対になることが保証される。下限により、ゲイン圧縮または AM/AM 変換が事実上存在しないことが保証される。

各 FET 115 のソース端子 114 は接地されている。ドレイン端子 113 及びゲート端子 112 における DC 電圧は、調節可能な抵抗 104、演算増幅器 108、抵抗 105、106 及び 107 を含むバイアス回路を用いて基準電圧源 V_{DD} から供給される。可変抵抗 104 は、FET 115 の最大または短絡ドレイン電流の 10% 以上 75% 以下の、あらかじめ選択された DC ドレイン電流 I_D を設定するよう調節される。こうして I_D を設定すると、増幅器 108 の非反転入力端子 120 も設定される。抵抗 105 及び 106 は増幅器 108 の反転入力端子 121 における固定電位を与える電圧分割器を形成する。この電

位は端子 120 でのそれよりも大きい。抵抗 107 は FET 115 のゲート端子 112 が負のバイアスを受けるように増幅器 108 のゲインを設定する。

ここに開示されたバイアス回路はゲート端子における DC バイアス電圧を自動的に調整しあらかじめ選択された I_D の値を維持するので好都合である。例えばもし抵抗 104 を調節した後温度その他の影響で I_D が減少した場合はゲート端子 112 におけるバイアス電圧は負の値がより小さくなつてあらかじめ選択された I_D の値を回復する。同様にこの電流が抵抗 104 の調節後に何らかの理由で増加した場合はゲート端子 112 におけるバイアス電圧は負の値がさらに大きくなつて I_D の値を減少させる。

RF チョーク 103 及び 109 は RF 入力信号がバイアス回路に入るのを防ぐ。コンデンサ 102 及び 110 はそれぞれゲート及びドレイン・バイアス電流の DC 成分が RF 入

力端子101及びRF出力端子111に結合されるのを防ぐ。

前述の説明はGaAs FET電力増幅器の歪補償について行なわれているが、本発明は他のRF増幅器例えばクライストロン及び進行波管増幅器にも同様に適用できることを理解すべきである。加えて、回路10は電力増幅器へのRF信号を前段で歪補償するように配設されているが、回路10はRF電力増幅器の出力に配設してRF信号を後段で歪補償しAM/PM変換を減少させるようにすることもできる。従つて後段での歪補償が用いられる場合は、回路10はマイクロ波通信システムの送信器または受信器のどちらかに配置することができる。

4. 図面の簡単な説明

第1図は本発明の実施例のブロック概略図、

第2図はGaAs FETのドレイン電流をAM/PM、AM/AM変換の関係を示す曲線群を表わす図である。

〔主要部分の符号の説明〕

ゲート端子…112、ソース端子…114、
ドレイン端子…113、トランジスタ…115、
116、117、バイアス手段…104、
105、106、107、108。

出 願 人 : アメリカン テレフォン アンド
テレグラフ カムパニー

代 理 人 : 岡 部 正 夫

安 井 幸 一

井 上 義 雄

加 藤 伸 晃

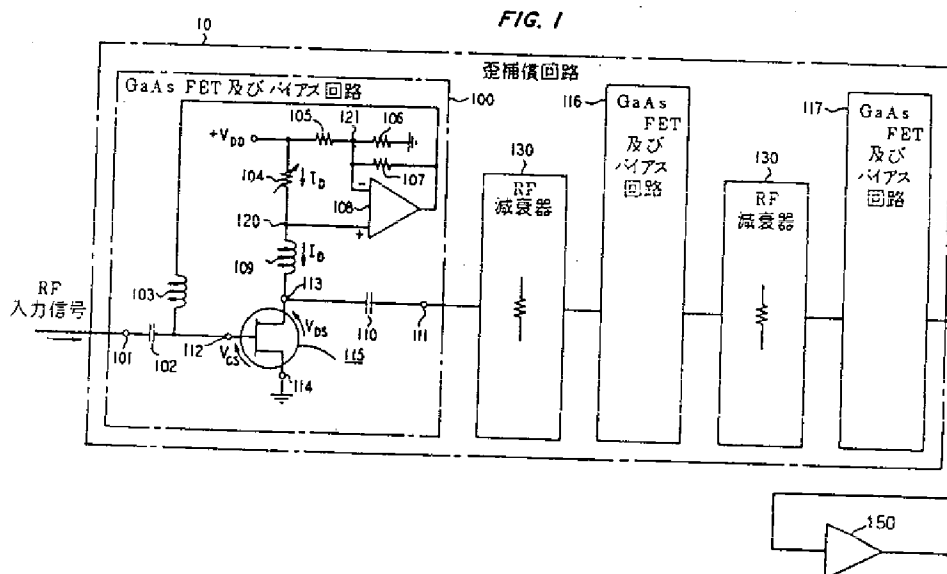


FIG. 2

